

**ЗАДАНИЯ ДЛЯ ВЫПОЛНЕНИЯ КУРСОВОЙ РАБОТЫ ПО ДИСЦИПЛИНЕ
«СИСТЕМЫ АВТОМАТИЗИРОВАННОГО ПРОЕКТИРОВАНИЯ НАНОСИСТЕМ»
(ВЕСЕННИЙ СЕМЕСТР 2017 г., ГРУППА ЭНБО-1-13)**

ПРОЕКТИРОВАНИЕ НАНОТРАНЗИСТОРОВ:

Тема курсовой работы: Компьютерное моделирование гетероструктурного полевого транзистора.

Цель работы: Совершенствование навыков создания модели конструкции и расчета электрофизических характеристик полевого транзистора на основе наноструктуры AlGaN/GaN в системе физико-технологического моделирования Sentaurus TCAD.

Задание:

1. На основе существующего примера в Sentaurus TCAD создать проект моделирования полевого транзистора.
2. В соответствии с таблицей вариантов ввести в проект параметры и задать их значения.
3. Выполнить проект моделирования
4. Используя программу просмотра SVisual получить изображения модели конструкции, расчетной сетки, распределений рассчитанных переменных (электростатического потенциала, концентрации электронов, плотности тока; графиков вольтамперных характеристик транзистора).
5. Провести сравнение результатов, полученных при разных значениях варьируемого параметра; объяснить выявленные различия.

Объектом моделирования является полевой транзистор с наноразмерной структурой AlGaN/GaN. Схематическое изображение конструкции транзистора показано на рисунке 1, там же указаны типичные значения параметров модели.

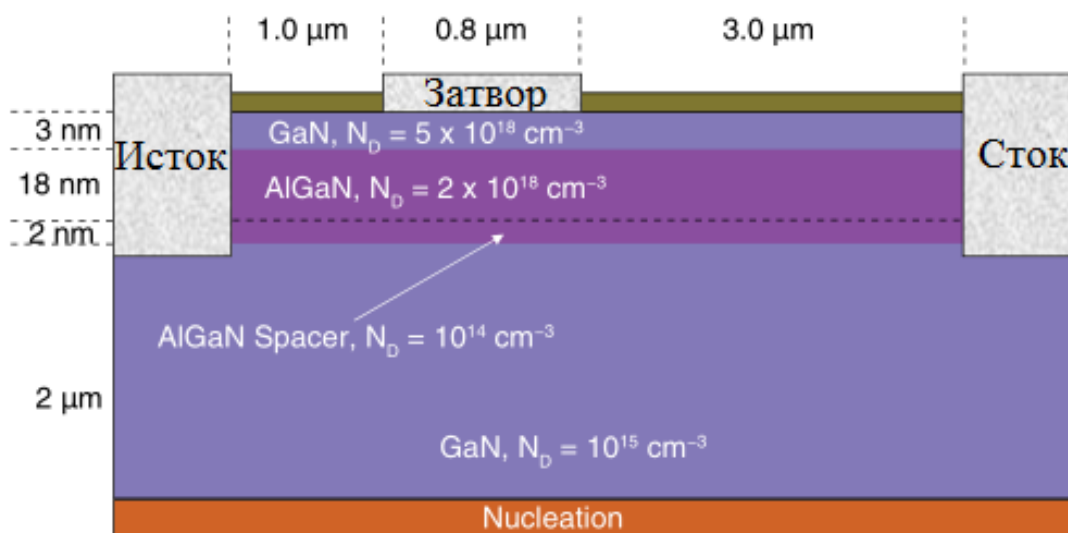


Рисунок 1 – Конструкция транзистора с наноразмерной структурой AlGaN/GaN

Структура транзистора содержит буферный слой GaN с низкой концентрацией донорной примеси, обычно изготавливаемый методом эпитаксии на подложке из карбида кремния (SiC) или сапфира (Al₂O₃). На поверхности буферного слоя выращивается барьерный слой n-AlGaN. Вследствие различия значений ширины запрещенной зоны в материалах гетероперехода AlGaN и GaN в приграничной области буферного слоя GaN образуется потенциальная яма с повышенной концентрацией электронов – слой

двумерного электронного газа. Этот слой образует канал протекания тока между электродами истока и стока. Электрод затвора, расположенный на поверхности барьерного слоя между истоком и стоком, образует выпрямляющий барьер Шоттки. При достаточно малой толщине барьерного слоя под затвором концентрация электронов в потенциальной яме и ток через канал могут управляться с помощью напряжения между затвором и истоком.

Имена параметров модели транзистора показаны на рисунке 2.

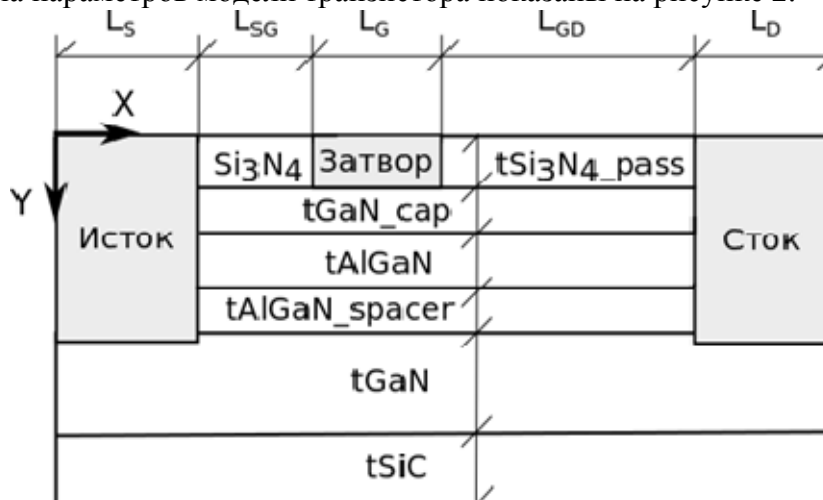


Рисунок 2. Эскиз конструкции гетероструктурного полевого транзистора.

Указаны используемые в командном файле имена толщин слоев и размеров элементов вдоль поверхности кристалла.

Варианты заданий приведены в таблице 1. Ячейки таблицы, в которых содержатся два значения, соответствуют параметру, варьирующемуся при выполнении проекта моделирования.

Таблица 1 - Значения параметров моделируемого транзистора по вариантам задания.

| № вар. | Задание получил, фамилия | Задание получил, подпись | Дата | Параметры модели | | | | | |
|--------|--------------------------|--------------------------|------|------------------|--------------------------|---------------------------------------|-----------|----------|---------------------------------------|
| | | | | tAlGaN [мкм] | xAlGaN [мольная доля Al] | NAIGaN [$1/cm^3$] | Lsg [мкм] | Lg [мкм] | Ntrap [$1/cm^2$] |
| 1 | | | | 0,015; 0,02 | 0,25 | $5 \cdot 10^{18}$ | 0,5 | 0,8 | $5 \cdot 10^{13}$ |
| 2 | | | | 0,015 | 0,25; 0,3 | $1 \cdot 10^{19}$ | 0,5 | 0,8 | $5 \cdot 10^{13}$ |
| 3 | | | | 0,025 | 0,2 | $5 \cdot 10^{18}$ | 0,5; 1 | 0,8 | $1 \cdot 10^{13}$ |
| 4 | | | | 0,015 | 0,2 | $5 \cdot 10^{18}$; $1 \cdot 10^{19}$ | 1,0 | 0,8 | $5 \cdot 10^{12}$ |
| 5 | | | | 0,02 | 0,25 | $1 \cdot 10^{18}$ | 1,0 | 0,8 | $5 \cdot 10^{13}$; $1 \cdot 10^{13}$ |
| 6 | | | | 0,025 | 0,25 | $1 \cdot 10^{19}$ | 0,5; 1 | 0,8 | $1 \cdot 10^{12}$ |
| 7 | | | | 0,015 | 0,3 | $1 \cdot 10^{18}$ | 0,5 | 0,8 | $5 \cdot 10^{13}$; $5 \cdot 10^{12}$ |
| 8 | | | | 0,015 | 0,3 | $5 \cdot 10^{18}$; $1 \cdot 10^{19}$ | 1,0 | 0,8 | $5 \cdot 10^{13}$ |
| 9 | | | | 0,02; 0,025 | 0,25 | $1 \cdot 10^{19}$ | 0,5 | 0,8 | $1 \cdot 10^{12}$ |
| 10 | | | | 0,025 | 0,2; 0,25 | $5 \cdot 10^{18}$ | 1,0 | 0,8 | $5 \cdot 10^{13}$ |
| 11 | | | | 0,02 | 0,2 | $5 \cdot 10^{18}$; $1 \cdot 10^{19}$ | 0,5 | 0,8 | $1 \cdot 10^{13}$ |
| 12 | | | | 0,015; 0,02 | 0,2 | $1 \cdot 10^{19}$ | 0,5 | 0,8 | $5 \cdot 10^{12}$ |
| 13 | | | | 0,02 | 0,4 | $1 \cdot 10^{19}$ | 0,5; 1 | 0,4 | $1 \cdot 10^{12}$ |
| 14 | | | | 0,025 | 0,6 | $1 \cdot 10^{18}$ | 0,5 | 0,4 | $5 \cdot 10^{13}$; $5 \cdot 10^{12}$ |
| 15 | | | | 0,015 | 0,8 | $5 \cdot 10^{18}$ | 0,5; 1 | 0,4 | $1 \cdot 10^{13}$; $5 \cdot 10^{13}$ |
| 16 | | | | 0,015; 0,02 | 0,25 | $5 \cdot 10^{18}$ | 0,5 | 0,4 | $5 \cdot 10^{13}$ |
| 17 | | | | 0,015 | 0,25; 0,3 | $1 \cdot 10^{19}$ | 0,5 | 0,4 | $5 \cdot 10^{13}$ |
| 18 | | | | 0,025 | 0,2 | $5 \cdot 10^{18}$ | 0,5; 1 | 0,4 | $1 \cdot 10^{13}$ |

ПРОЕКТИРОВАНИЕ МЭМС:

Тема курсовой работы: Компьютерное моделирование микроэлектромеханического устройства (указать конкретно).

Цель работы: Совершенствование навыков создания модели конструкции и моделирования микроэлектромеханических систем.

Задание:

- 1. Используя САПР для моделирования МЭМС выполнить построение трехмерной модели конструкции, задать для расчетов оптимальный тип сетки и шаг разбиения.*
- 2. В соответствии с вариантом задать граничные условия для моделирования.*
- 3. Провести расчеты для определения характерных параметров устройства и вывести на экран результаты расчетов: анимацию процессов, графики зависимостей от приложенных воздействий.*

Варианты заданий представлены в таблице 3.

Таблица 3 – варианты заданий для проектирования МЭМС

| № вар. | Задание получил, фамилия | Задание получил, подпись | Дата | Моделируемое устройство |
|--------|--------------------------|--------------------------|------|---|
| 19 | | | | Балка под воздействием механической нагрузки и электростатического поля . При заданных параметрах конструкции (см. рисунок 3) определить: 1) распределение механических напряжений, силы реакции опоры и деформации конструкции при приложении разности потенциалов между электродом балки и подложкой от 0 до 10В. 2) изменение деформаций конструкции сил реакции опоры при приложении распределенной нагрузки от 0 до 0,05 Па. |
| 20 | | | | Микроэлектромеханическое DLP-зеркало (Digital Light Processing Mirror) При заданных параметрах конструкции (см. рисунки 4 и 5) определить: 1) передаточную характеристику как зависимость угла поворота при приложении напряжения между электродом зеркала и подложкой от 0 до 10В, 2) распределение механических напряжений, силы реакции опоры и деформации конструкции при приложении напряжения между электродом зеркала и подложкой от 0 до 10В. |
| 21 | | | | Биметаллический тепловой приемник излучения При заданных параметрах конструкции (см. рисунок 6 и таблицу 4) определить: 1) тепловую постоянную времени при изменении температуры сцены от 300 до 301К; 2) максимальное смещение верхнего края приемника относительно подложки и соответствующее изменение электрической емкости приемника относительно подложки |

| | | | |
|----|--|--|---|
| 22 | | | <p>Пьезоэлектрический актюатор (консольная балка) При заданных параметрах конструкции (см. рисунок 7) определить: 1) изменения конфигурации конструкции, силы реакции опоры и распределение механических напряжений балки при изменении приложенного напряжения от 0 до 4 В;</p> |
| 23 | | | <p>Микроэлектромеханический гироскоп LL-типа. При заданных параметрах конструкции (см. рисунок 8 и таблицу 5) определить: 1) амплитудно-частотную характеристику подвеса гироскопа выполнив анализ малого сигнала</p> |

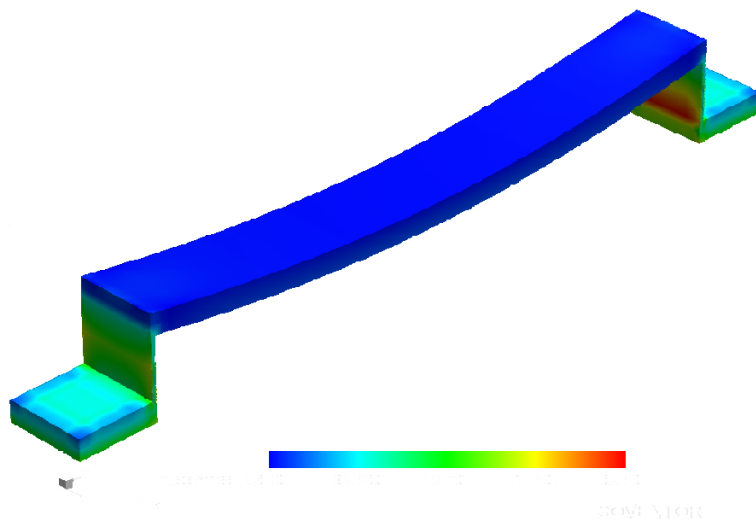


Рисунок 3 Конструкция микроэлектромеханической балки с двумя опорами. Балка высотой с размерами 2 x 10 x 100 мкм³ выполнена из алюминия толщиной 0,5 мкм и расположена над кремниевой пластиной. Изолирующий слой между балкой и подложкой - из нитрида кремния (0,2мкм). Площади опор 10x10 мкм².

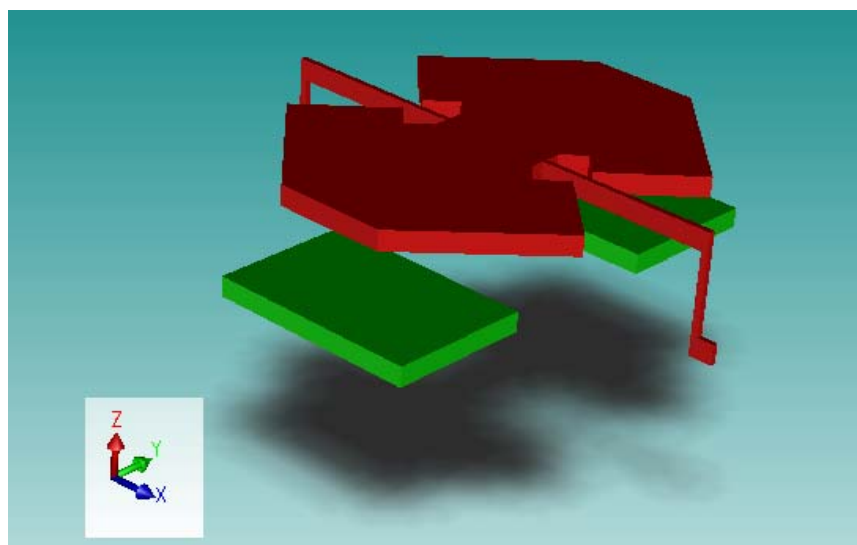


Рисунок 4 – Конструкция микроэлектромеханического зеркала

| Number | Step Name | Action | Layer Name | Material Name | Thickness | Mask Name | Photoresist | Etch Depth |
|--------|-----------------|-----------------|------------|----------------|-----------|-------------|-------------|------------|
| 0 | Substrate | Substrate | Substrate | SI_LICON | 8 | GND | | |
| 1 | Planar Fill | Planar Fill | Nitride | SiN | 0.5 | | | |
| 2 | Planar Fill | Planar Fill | electrode | POLYSILICON | 0.5 | | | |
| 3 | Straight Cut | Straight Cut | | | | electrode | + | |
| 4 | Planar Fill | Planar Fill | sacrifice | POLYIMIDE | 2 | | | |
| 5 | Straight Cut | Straight Cut | | | | rod_support | - | |
| 6 | Conformal Shell | Conformal Shell | mirror | ALUMINUM(FILM) | 0.5 | | | |
| 7 | Straight Cut | Straight Cut | | | | mirror | + | |
| 8 | Sacrifice | Delete | | POLYIMIDE | | | | |

Рисунок 5 – Размеры и материалы микроэлектромеханического зеркала

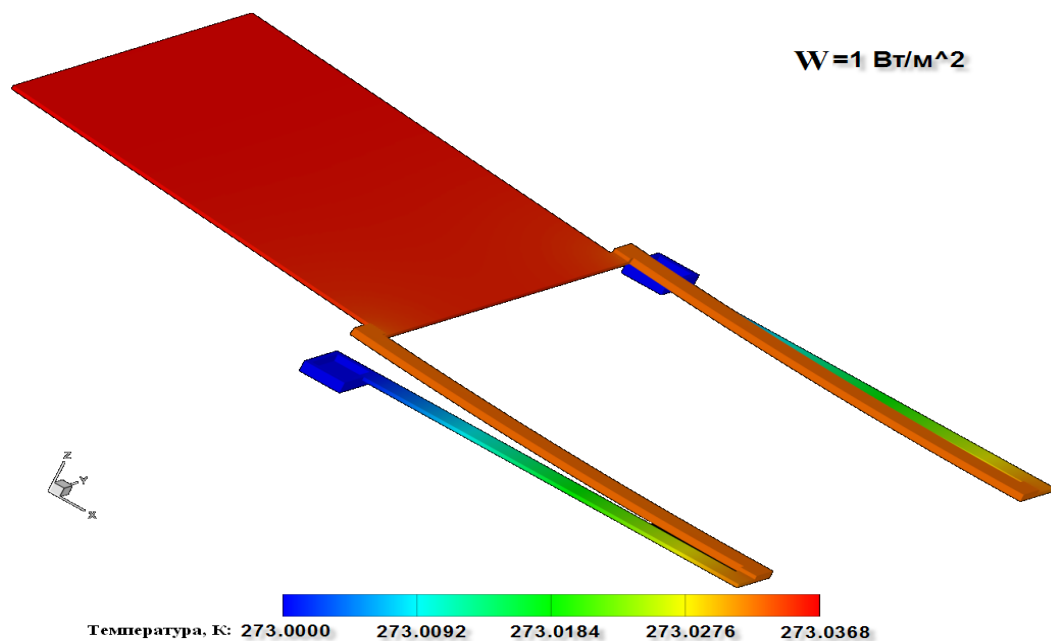


Рисунок 6 – Биметаллический тепловой приемник излучения

Таблица 4 - Параметры модели биметаллического приемника ИК-излучения

| Элемент конструкции | Размеры, мкм |
|---|--------------|
| Длина поглощающей пластины | 49 |
| Ширина поглощающей пластины | 37 |
| Толщина поглощающей пластины | 0.2 |
| Длина биметаллического элемента | 52 |
| Ширина биметаллического элемента | 2 |
| Толщина биметаллического элемента | 1 |
| Длина теплоизоляционного элемента | 47 |
| Ширина теплоизоляционного элемента | 2 |
| Толщина теплоизоляционного элемента | 0.5 |
| Ширина крепления | 5 |
| Длина крепления | 5 |
| Высота крепления | 1 |
| Расстояние между биметаллическим и теплоизоляционным элементом в ячейке | 1 |

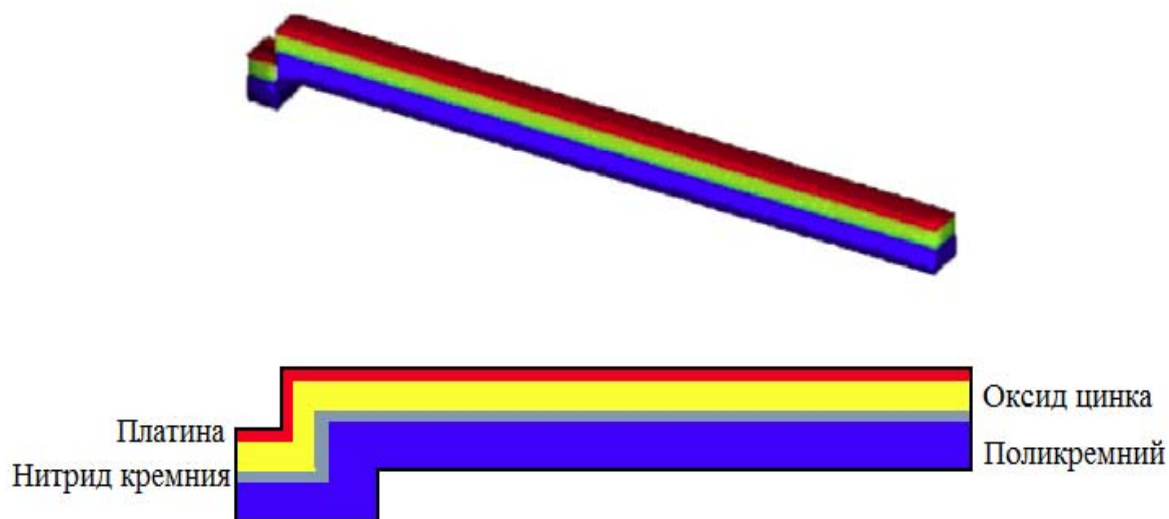


Рисунок 7 – Пьезоэлектрическая консольная балка. Толщина основного слоя балки – 1.7 мкм, толщина слоя нитрида кремния – 0.2 мкм, толщина пьезоэлектрического слоя оксида цинка – 1.0 мкм, толщина слоя платины, который играет роль электрода – 0.2 мкм.

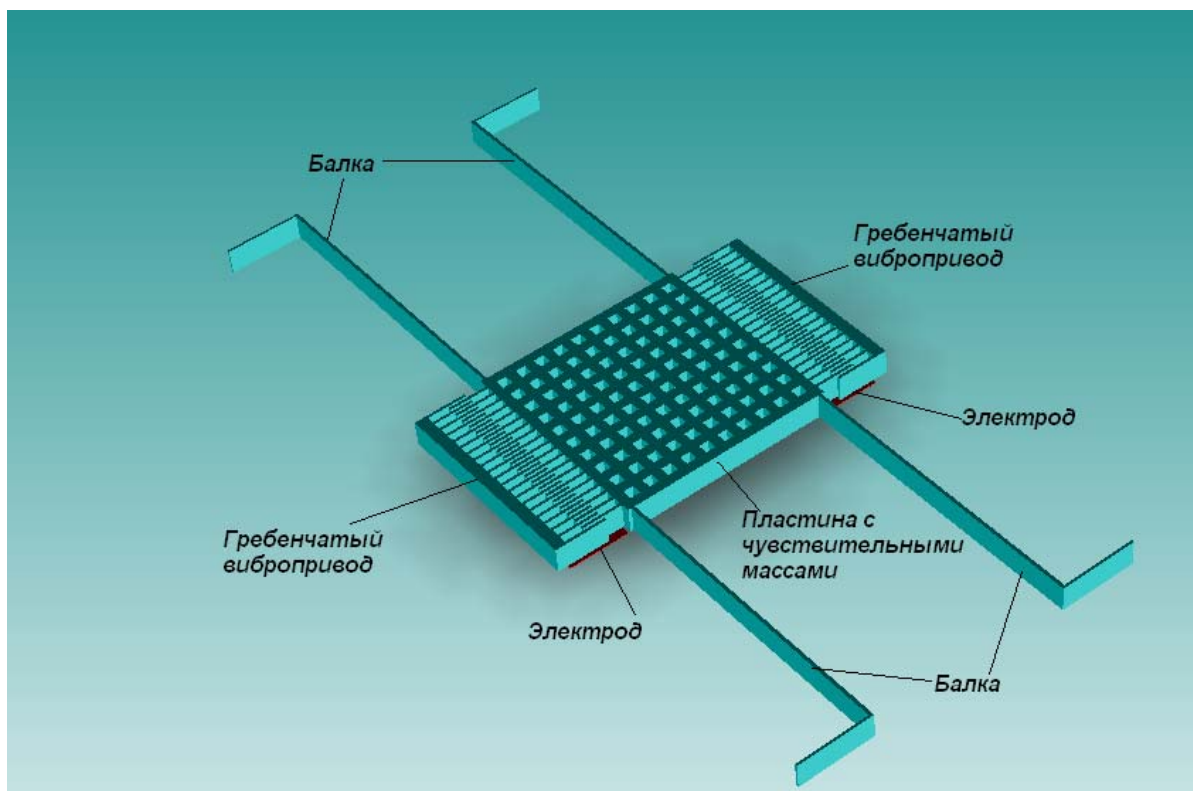


Рисунок 8 – Конструкция микроэлектромеханического гироскопа L-L типа

Таблица 5 – Геометрические параметры L-L гироскопа

| Наименование элемента конструкции | Обозначение в проекте | Размеры, мкм |
|---|-----------------------|--------------|
| длина несущей балки | length_beam1 | 600 |
| длина поддерживающей балки | length_beam2 | 150 |
| ширина несущей балки | width_beam1 | 7 |
| ширина поддерживающей балки | width_beam2 | 5 |
| расстояние между отверстиями пластины | plate_line_width | 20 |
| размер пластины в X-направлении | plate_size_x | 400 |
| размер пластины в Y-направлении | plate_size_y | 400 |
| число дырок в пластине в X-направлении | plate_num_holes_x | 10 |
| число дырок в пластине в Y-направлении | plate_num_holes_y | 10 |
| размер электрода в Y-направлении | electrode_size_y | 360 |
| длина пальцев вибропривода | finger_length | 80 |
| толщина пальцев вибропривода | finger_width | 6 |
| расстояние от центральной линии пальцев | finger_pitch | 20 |
| перекрывание пальцев виброприводов | finger_overlap | 40 |
| число пальцев | finger_num | 20 |
| латеральное отклонение пальцев | finger_lateral_offset | 0 |
| ширина конца пальца | finger_anchor_width | 24 |

Указание: использовать примеры проектов на сайте coventor.com и/или примеры проектов из разделов Tutorial описания к инструментам analyzer_standard.pdf, memsdesign_analyzer.pdf и designer.pdf.

ПРОЕКТИРОВАНИЕ ПРОТОТИПОВ ИС:

Тема курсовой работы: Проектирование цифровых схем на основе ПЛИС (указать конкретно).

Цель работы: Освоение профессиональной среды автоматизированного проектирования цифровых схем и совершенствование навыков разработки цифровых устройств на основе ПЛИС.

Задание:

1. *Используя профессиональную среду проектирования цифровых схем ISE разработать Verilog-код поведенческого описания, пригодного для имплементации в ПЛИС Xilinx семейства Spartan 6 (тип микросхемы - FPGA 6SLX45, тип корпуса - CSG324).*
2. *Разработать модуль для проверки функционирования и выполнить симуляцию проекта в среде проектирования.*
3. *Изучить на конструктивные и схемотехнические характеристики демонстрационной платы ATLYS и определить элементы управления и индикации для демонстрации проекта и назначить пользовательские ограничения для имплементации проекта на ПЛИС.*

о мере необходимости для ввода операндов и кода операций следует задействовать движковые переключатели, кнопки и светодиоды платы ATLYS.

Указание: При проектировании для индикации результатов необходимо учесть, что частота тактового генератора на плате составляет 100 МГц и для наблюдения результатов работы счетчиков нужно предусмотреть в коде замедление вывода данных с помощью делителя частоты или организовать вывод на светодиоды старших разрядов счетчика. Коэффициент деления частоты подбирается экспериментально.

Варианты заданий представлены в таблице 6.

Таблица 6 – варианты заданий для проектирования устройств на основе ПЛИС

| № вар. | Задание | Задание получил, Фамилия | Задание получил, подпись | Дата |
|--------|--|--------------------------|--------------------------|------|
| 24. | АЛУ на 16 операций с двумя 4-разрядными словами - аналог микросхем K500ИП181, MC10181 | | | |
| 25. | Четыре D-триггера с общим тактовым входом - аналог микросхем K500ТМ173, MC10173 | | | |
| 26. | Счет от меньшего числа, к большему значению, задаваемыми операндами 1 и 2, с индикацией счета. | | | |
| 27. | Целочисленное деление большего операнда на меньший и вывод частного. Деление реализовать на основе двух счетчиков: в первом декрементировать уменьшаемое на число шагов, равное вычитаемому. Во втором подсчитывать количество декрементных циклов до окончания деления. | | | |
| 28. | Целочисленное деление большего операнда на меньший и вывод остатка. Деление реализовать на основе двух счетчиков: в первом декрементировать уменьшаемое на число шагов, равное вычитаемому. Во втором подсчитывать количество декрементных циклов до окончания деления. | | | |
| 29. | Таймер, с индикацией отсчета секунд миганием младшего разряда, остановкой на числе секунд, указанным суммой операндом и выводом результата в двоичном коде. | | | |
| 30. | Секундомер с индикацией отсчета секунд миганием старшего разряда, с пуском и остановкой по нажатию кнопки и выводом числа отсчитанных секунд в оставшихся семи разрядах индикаторов в двоичном коде. | | | |
| 31. | Устройство, при нажатии на кнопку последовательно выводящее на индикаторы двоичный код чисел, представляющих собой арифметическую прогрессию с разностью, заданной операндом 1 и начиная с числа, заданного операндом 2. | | | |

| | | | | |
|-----|---|--|--|--|
| 32. | Устройство, при нажатии на кнопку последовательно выводящее на индикаторы двоичный код N членов арифметической прогрессии с разностью, заданной операндом 2, где количество выводимых членов прогрессии задается операндом 1. | | | |
| 33. | Устройство, реализующее вывод на индикаторы восьмиразрядного кода Грея с остановкой на значении кодовой комбинации, указанной операндом 1. | | | |
| 34. | Регулятор свечения двух светодиодов, различающихся по времени свечения в два или четыре раза (реализовать схему ШИМ). | | | |
| 35. | Регулятор свечения восьми светодиодов с широтно-импульсной регулировкой свечения яркости каждого диода, так что относительные времена включения каждого диода кратны 2. | | | |

36. Составить Verilog – описание схемы счетчика с параллельным переносом (см.рисунок). Провести моделирование.

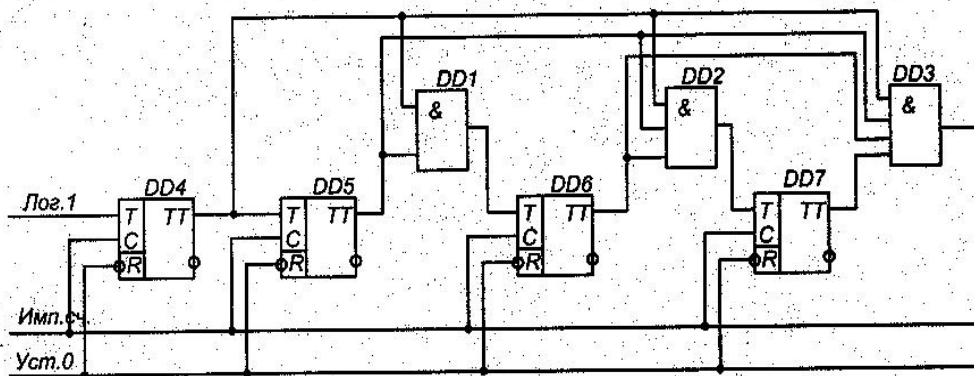


Рисунок к варианту 36.

37. На рисунке приведена схема 4-х разрядного счетчика со сквозным переносом. Составить параметризованное (по числу n -разрядов) verilog-описание n -разрядного счетчика. Провести моделирование 4-разрядного счетчика.

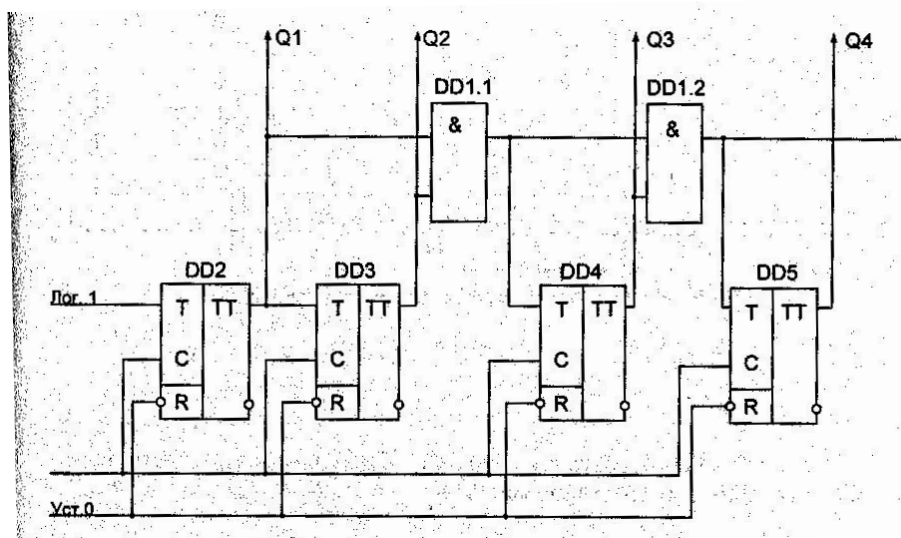


Рисунок к варианту 37

38. Составить Verilog – описание схемы счетчика L Джонсона (см.рисунок). Провести моделирование.

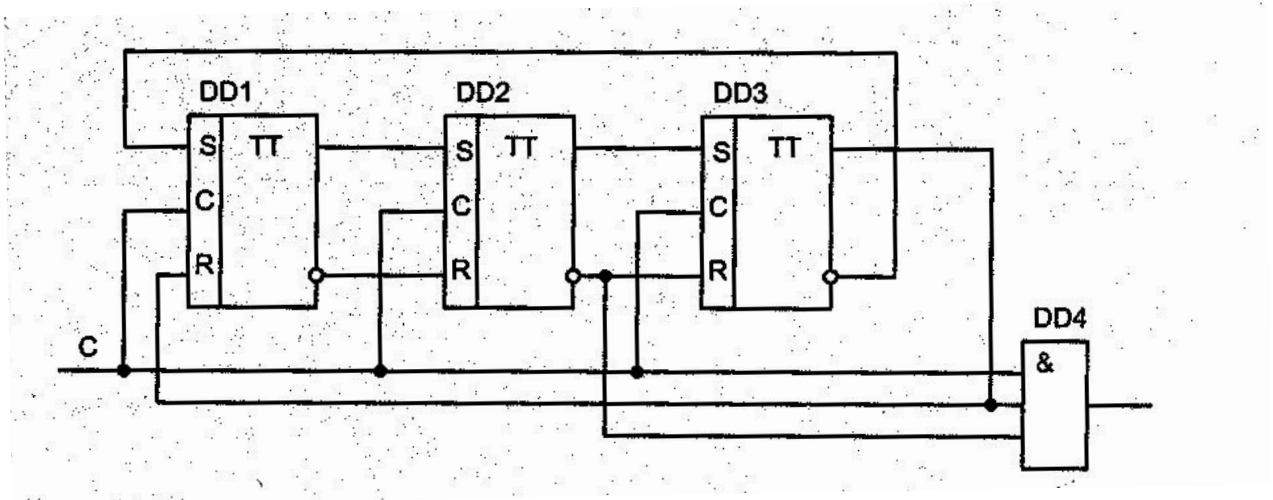


Рисунок к варианту 38.

39. Задана структурная схема АЛУ_2 (см. рисунок), где a и b – векторы одинаковой размерности N. С использованием Verilog описать функции подсхем mult (умножитель), add (сумматор) и mux (мультиплексор с управляющим входом c). Причем, если $c=0$, то на выход мультиплексора передается сигнал с подсхемы add, во всех остальных случаях передается сигнал с выхода подсхемы mult. Составить verilog-описание схемы в целом, провести синтез и моделирование для случая $N=33$.

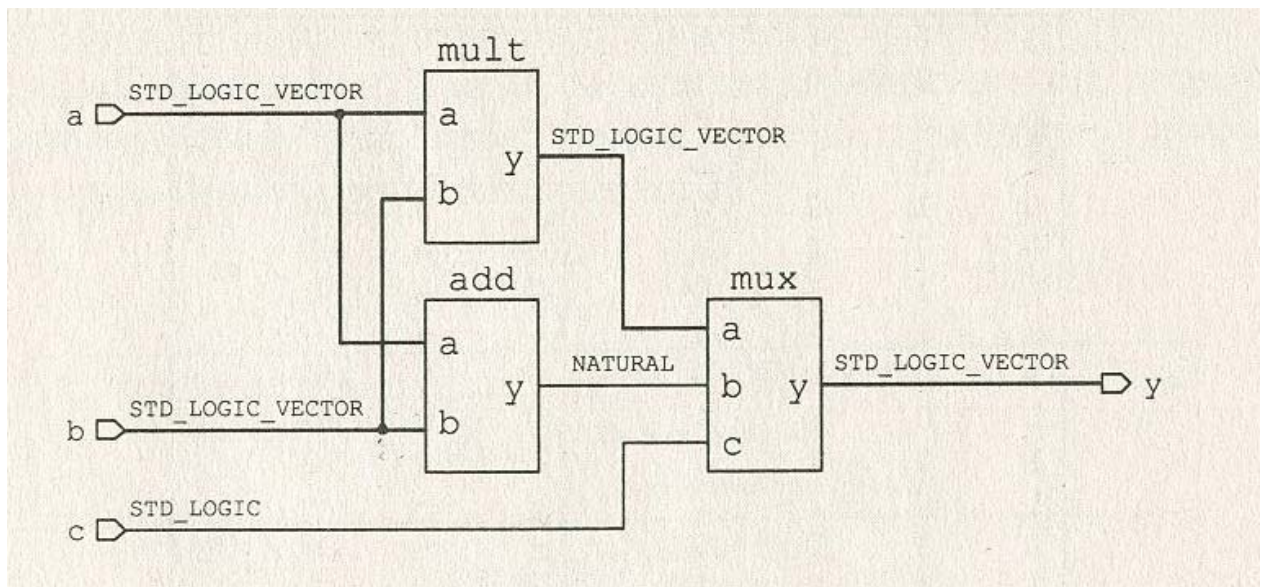


Рисунок к варианту 39

40. На рисунке приведена схема 4-х разрядного параллельного регистра на базе асинхронных RS-триггеров. Составить параметризованную (по числу n-разрядов) verilog-модель n-разрядного регистра. Выполнить моделирование при n=3.

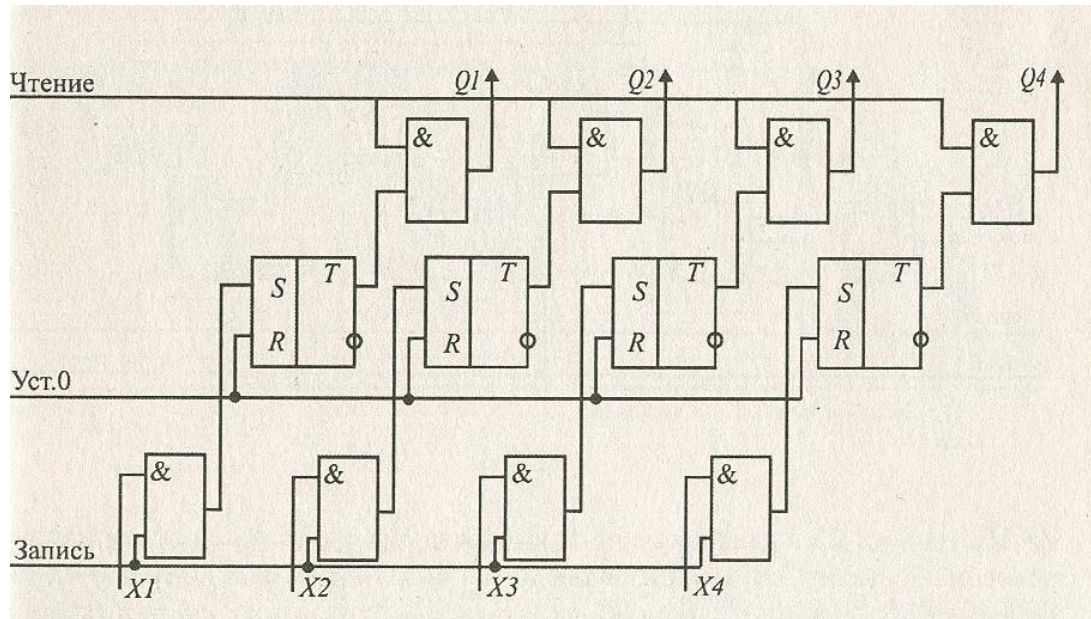


Рисунок к варианту 40-

41. Составить Verilog-модель автомата с состояниями, заданными графом переходов:

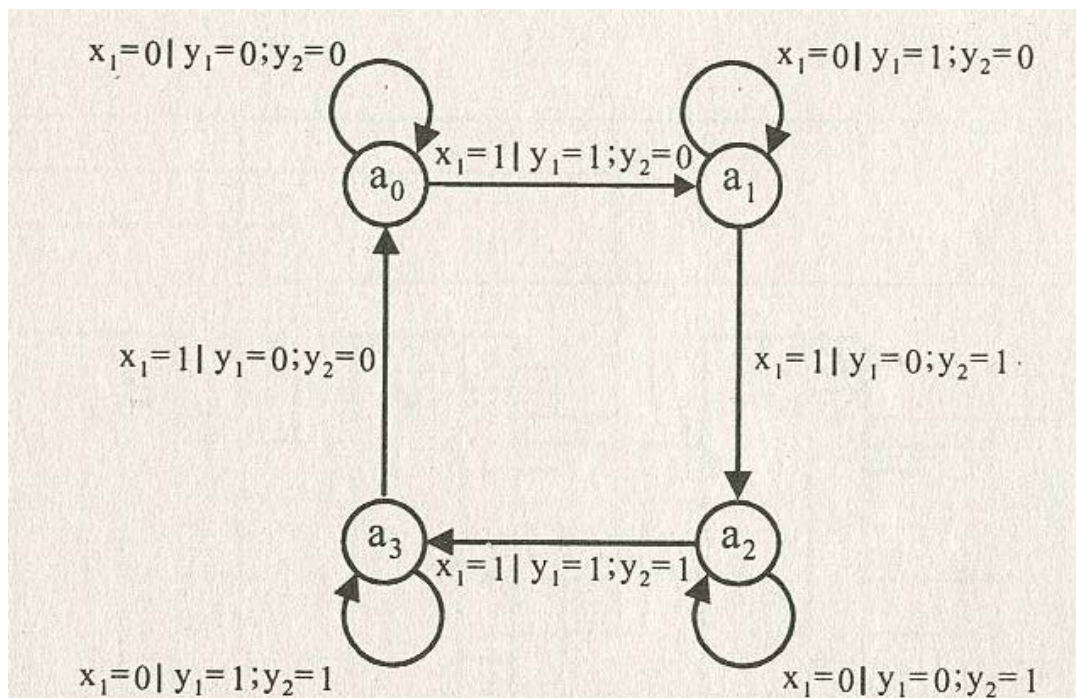


Рисунок к варианту 41

Задания повышенной сложности по проектированию устройств на ПЛИС

Задания повышенной сложности выбираются студентами, желающими самостоятельно получить опыт выполнения разработок, максимально соответствующих профессиональным проектам на основе ПЛИС.

Используя возможности платы ATLYS разработать:

42. Формирователь видеосигналов стандарта VGA.
43. .Видеоконтроллер с поддержкой текстового режима.
44. .Автомат управления текстовым LCD.
45. .Приемник пакетов Ethernet.
46. .Передачик пакетов Ethernet по протоколу UDP.
47. .Контроллер RS-232.
48. .Формирователь импульсов с программируемым гистерезисом.
49. .Схема подавления дребезга при работе с механическими переключателями.
50. .Измеритель частоты методом счета импульсов.
51. .Измеритель частоты методом измерения периода.
52. .Синтезатор простых мелодий на основе аудиокодека платы ATLYS.
53. .Схема управления трехфазным двигателем.
54. .Контроллер датчика температуры с последовательным интерфейсом.
55. .Вычислительный модуль с архитектурой SIMD.
56. .КИХ-фильтр с постоянными коэффициентами.
57. .Устройство микширования аудиосигналов.
58. .Спектроанализатор на основе IP-ядра БПФ.
59. .Вычислитель тригонометрических функций на основе IP-ядра CORDIC.
60. .АЛУ для чисел в формате с плавающей точкой на основе IP-ядра FPU.
61. .Контроллер для управления шаговым двигателем.
62. .Устройство обеспечения плавного запуска мощной нагрузки.
63. .Цифровой приемник прямого усиления.
64. .Контроллер динамической подсветки для ЖК телевизора.